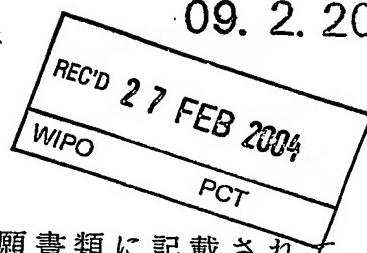


PCT/JP2004/001315

09.2.2004

日本国特許庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2003年 2月 7日

出願番号
Application Number: 特願2003-031110

[ST. 10/C]: [JP2003-031110]

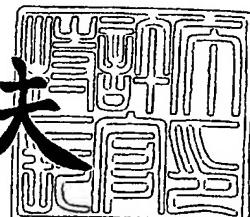
出願人
Applicant(s): 日本電気株式会社

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年12月 3日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3099900

【書類名】 特許願
【整理番号】 34002291
【提出日】 平成15年 2月 7日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/28
H01L 29/78
【発明者】
【住所又は居所】 東京都港区芝五丁目 7番1号 日本電気株式会社内
【氏名】 寺島 浩一
【発明者】
【住所又は居所】 東京都港区芝五丁目 7番1号 日本電気株式会社内
【氏名】 三浦 喜直
【特許出願人】
【識別番号】 000004237
【氏名又は名称】 日本電気株式会社
【代理人】
【識別番号】 100117226
【弁理士】
【氏名又は名称】 吉村 俊一
【電話番号】 03-3947-4103
【手数料の表示】
【予納台帳番号】 176752
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0211103
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 ニッケルシリサイド膜の形成方法

【特許請求の範囲】

【請求項1】 基板上にシリサイド反応を起こさない第1の基板温度で少なくとも各1層よりなるニッケル層とシリコン層を交互に積層する積層工程と、ニッケルモノシリサイドを生成する第2の基板温度で熱処理するシリサイド反応工程とを有するニッケルシリサイド膜の形成方法であって、

前記積層工程において、積層全体のシリコン原子数に対するニッケル原子数の比が1以上であることを特徴とするニッケルシリサイド膜の形成方法。

【請求項2】 前記積層工程において、シリコン層各層のシリコン原子数に対するニッケル層各層のニッケル原子数の比が、積層全体でのシリコン原子数に対するニッケル原子数の比と等しくなるように積層させることを特徴とする請求項1に記載のニッケルシリサイド膜の形成方法。

【請求項3】 積層全体のシリコン原子数に対するニッケル原子数の比が4以下であることを特徴とする請求項1または請求項2に記載のニッケルシリサイド膜の形成方法。

【請求項4】 前記ニッケルモノシリサイドが、形成されたニッケルシリサイド膜中に50%以上存在していることを特徴とする請求項1～3のいずれか1項に記載のニッケルシリサイド膜の形成方法。

【請求項5】 前記基板の最表面に、シリコン層またはシリコン・ゲルマニウム混晶層が含まれることを特徴とする請求項1～4のいずれか1項に記載のニッケルシリサイド膜の形成方法。

【請求項6】 前記基板の最表面に、多結晶シリコン層または多結晶シリコン・ゲルマニウム層が含まれることを特徴とする請求項1～4のいずれか1項に記載のニッケルシリサイド膜の形成方法。

【請求項7】 前記基板が、シリコン基板、SOI基板およびSGOI基板のいずれかであることを特徴とする請求項1～6のいずれか1項に記載のニッケルシリサイド膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ニッケルシリサイド膜の形成方法に関し、さらに詳しくは、基板のシリコン原子の消費量を少なくした低抵抗で十分に厚いニッケルシリサイド膜を形成する方法に関するものである。

【0002】

【従来の技術】

従来、シリコンのMOSトランジスタのソース・ドレイン領域およびゲート電極のコンタクトとして、金属とシリコンの化合物である金属シリサイドが用いられている。その金属シリサイドのうち、特にチタンダイシリサイド ($TiSi_2$) やコバルトダイシリサイド ($CoSi_2$) は、抵抗値が低く且つシリコンとのショットキー障壁も低いことが知られており、現在、様々なLSIにおいて広く用いられている。こうした中、近年においては、MOSトランジスタの微細化が進展してソース・ドレイン領域がますます薄膜化する傾向となるのに伴い、ニッケルモノシリサイド ($NiSi$) をコンタクトに使おうという動きが出ている。

【0003】

図4は、上述した金属シリサイドの一般的な形成方法を説明するためのシリコン基板の断面形態図である。シリコン基板51には、イオン注入等によりドーパント濃度を高くした領域57が形成されている。この領域57は、MOSトランジスタのソース・ドレイン領域に相当する。金属シリサイドの形成として、先ず、図4(a)に示すように、上記領域57が形成されたシリコン基板51にスパッタリング法や分子線エピタキシー法等を用いて、チタンまたはコバルト等の金属膜52を堆積する。次に、この基板を適当な温度でアニールして、金属膜52中の金属と基板51のシリコンとを反応させる。こうした形成方法により、図4(b)に示す金属シリサイド膜55が形成される。

【0004】

この金属シリサイドの形成方法を適用したMOSトランジスタにおいては、例えば、形成された金属シリサイド膜55がソース・ドレイン領域57のpnジャンクションに近づくにつれてジャンクションリーク特性が悪化するという難点が

ある。さらに、コンタクトである金属シリサイド膜55がソース・ドレイン領域57を突き抜けた状態となってしまうと、トランジスタが正常に動作しなくなるという問題が生じる。したがって、金属シリサイド膜55は、図4（b）に示すように、領域57よりも浅くなっているなければならないという要請がある。なお、図4（b）において、形成された金属シリサイド55の膜厚aと、シリサイド反応で消費されたシリコンの膜厚bとの比（b/a）は、シリコンの消費ファクターと呼ばれ、そのシリコンの消費ファクターは、積層される金属の種類により異なる。

【0005】

一方、近年、MOSトランジスタの微細化が進展し、且つその性能を向上させるために、ソース・ドレイン領域がますます薄膜化する傾向にある。図4にも示したように、金属シリサイド膜は、ソース・ドレイン領域のシリコン原子と金属原子が反応して形成されるので、ソース・ドレイン領域の薄膜化に伴ってコンタクトである金属シリサイド膜も薄膜化することとなる。しかしながら、金属シリサイド膜が薄膜化すると、金属シリサイド膜のシート抵抗が増大し、MOSトランジスタの性能が劣化してしまうという問題が生じる。一方、金属シリサイド膜を厚くしようとすると、形成された金属シリサイド膜の一部がソース・ドレイン領域を突き抜けてMOSトランジスタが正常に動作しなくなるという問題が生じる。特にシリコン オン インシュレータ（SOI）基板を用いた場合において、金属シリサイド膜が埋め込み酸化膜まで達すると、トランジスタ特性が大きく劣化するという問題が生じる。

【0006】

MOSトランジスタの微細化が進展してソース・ドレイン領域がますます薄膜化する近年において、上述したようにNiSiが注目されている。

【0007】

従来、ニッケルシリサイド膜を形成する方法としては、Si基板上にNiとSiを交互に積層した後に熱処理をすることにより、ニッケルダイシリサイド（Ni₂Si）をエピタキシャル成長させる方法が開示されている（例えば、特許文献1を参照）。また、Si基板上にNiを積層してから熱処理によりNi₂Si

を形成した後に、多結晶シリコン膜を堆積して再び熱処理を行なって、NiSiを形成する方法が開示されている（例えば、特許文献2を参照）。

【0008】

【特許文献1】

特開昭61-212017号公報（第2頁「発明の概要」）

【特許文献2】

特開平8-97420号公報（段落番号0011～0017）

【0009】

【発明が解決しようとする課題】

しかしながら、上記特許文献1に開示された方法では、ニッケルモノシリサイド（NiSi）ではなく、ニッケルダイシリサイド（NiSi₂）を主成分とするシリサイドができてしまう。このNiSi₂は抵抗値が高いために、コンタクトとしては不適当であるという問題がある。

【0010】

また、上記特許文献2に開示された方法では、まず初めにニッケルと基板シリコンとを反応させてNi₂Siを形成するので、この時に相当量の基板シリコンが消費されてしまう。そのため、NiSiの膜厚を厚くして低抵抗のニッケルシリサイド膜を形成することには限界があるという難点がある。

【0011】

本発明は、上記課題を解決するためになされたものであって、その目的は、基板シリコン中のシリコン原子の消費量をできるだけ少なくして、なおかつ十分な厚さをもった低抵抗のニッケルシリサイド膜を形成する方法を提供することにある。

【0012】

【課題を解決するための手段】

本発明者らは、(i)基板のシリコン原子とその基板上に堆積した金属原子とを反応させて金属シリサイドを形成する際に、NiSiがTiSi₂やCoSi₂よりも少ないシリコン原子で同じ膜厚の金属シリサイド膜を得ることができ、その結果、ジャンクションリーキ特性を劣化させずにシリサイド層を低抵抗化する

ことができる、(ii)上述した消費ファクターの値についても、NiSiはこの消費ファクターが小さいために、ソース・ドレイン領域の薄膜化に有利であること、(iii)NiSiはTiSi₂やCoSi₂よりも低温で形成できるので、プロセスの低温化を達成できること、に着目して検討した結果、本発明に到達した。

【0013】

上記課題を解決するための本発明のニッケルシリサイド膜の形成方法は、基板上にシリサイド反応を起こさない第1の基板温度で少なくとも各1層よりなるニッケル層とシリコン層を交互に積層する積層工程と、ニッケルモノシリサイドを生成する第2の基板温度で熱処理するシリサイド反応工程とを有するニッケルシリサイド膜の形成方法であって、前記積層工程において、積層全体のシリコン原子数に対するニッケル原子数の比率が1以上であることを特徴としている。

【0014】

本発明においては、シリサイド反応を起こさない基板温度で各1層以上のニッケル層とシリコン層を交互に積層したので、積層されたシリコン層はアモルファス状態となっている。ニッケル原子は、単結晶シリコン層や多結晶シリコン層よりもアモルファスシリコン層の方に優先的に拡散し易い。そのため、その後のシリサイド反応工程において、アモルファスシリコン層中のシリコンと優先的にニッケル原子が反応してニッケルシリサイド膜が形成される。また、シリサイド反応工程がニッケルモノシリサイドを生成する温度で行われるので、抵抗値の高いニッケルダイシリサイドの形成が抑制され、抵抗値の低いニッケルモノシリサイドが安定して形成される。また、積層全体のシリコン原子数に対するニッケル原子数の比率が1以上であるので、ニッケルが優先的に拡散するアモルファスシリコン層中に、ニッケルダイシリサイドを形成する余分のシリコン原子がないので、抵抗値の低いニッケルモノシリサイドが安定して形成される。また、ニッケル層とシリコン層の少なくとも各1層以上を交互に積層するので、その厚さと積層回数を調整することにより、シリサイド反応で消費されるシリコン原子の消費量を少なくすることができると共に低抵抗のニッケルモノシリサイドを十分な厚さで形成することができる。

【0015】

また、前記積層工程において、シリコン層各層のシリコン原子数に対するニッケル層各層のニッケル原子数の比が、積層全体でのシリコン原子数に対するニッケル原子数の比と等しくなるように積層させることを特徴としている。この発明によれば、交互に積層するニッケル層各層のニッケル原子数とシリコン層各層のシリコン原子数の比と、積層全体の各原子数の比と同じにしたので、シリサイド化反応におけるニッケルの拡散が積層体の各部において均一に行われて均質なニッケルモノシリサイドが生成する。その結果、抵抗値の低いニッケルモノシリサイドを安定して形成することができる。

【0016】

また、前記積層工程において、積層全体のシリコン原子数に対するニッケル原子数の比が4以下であることを特徴としている。この発明によれば、従来に比べて基板のシリコン消費が抑制されたニッケルシリサイド膜を形成することができる。

【0017】

また、前記ニッケルモノシリサイドが、ニッケルシリサイド膜中に50%以上存在していることが好ましい。この発明によれば、形成されたニッケルシリサイド膜をMOSトランジスタのコンタクトとして好ましく使用することができる。

【0018】

また、前記基板の最表面に、シリコン層またはシリコン・ゲルマニウム混晶層が含まれること、または、多結晶シリコン層または多結晶シリコン・ゲルマニウム層が含まれることを特徴としている。この発明によれば、積層したニッケルとシリコンを反応させてニッケルシリサイド膜を形成するので、ニッケルシリサイド膜が形成される基板の表面がシリコン以外の物質、例えばシリコン・ゲルマニウム混晶や多結晶シリコン・ゲルマニウムである場合にも適用可能である。シリコン・ゲルマニウム混晶にニッケルを堆積して熱処理した場合には、ニッケルジヤーマノシリサイド $Ni_{(Si_{1-x}Ge_x)}$ ができるが、この $Ni_{(Si_{1-x}Ge_x)}$ は $NiSi$ よりも抵抗値が高い。したがって、本発明によれば、シリコン・ゲルマニウム混晶とニッケルを反応させた場合よりも低い抵抗値の膜が得

られるという効果もあり、MOSトランジスタにおいてシリコン・ゲルマニウム混晶をソース・ドレイン領域に用いたり、ゲート電極を多結晶シリコン・ゲルマニウムで形成したりする場合にも、トランジスタ特性を向上させることができる。

【0019】

また、前記基板が、シリコン基板、SOI基板およびSGOI基板のいずれかであることを特徴としている。この発明によれば、シリコン基板の他、シリコンオン インシュレータ(SOI)基板およびシリコン・ゲルマニウム オン インシュレータ(SGOI)基板に適用することにより、ニッケルシリサイド膜が埋め込み酸化膜層まで達してMOSトランジスタの特性が劣化するという現象を防ぐことができるという効果もある。

【0020】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0021】

本発明のニッケルシリサイド膜の形成方法は、例えば図1に例示するように、基板11上にシリサイド反応を起こさない第1の基板温度で少なくとも各1層よりなるニッケル層12とシリコン層13を交互に積層する積層工程(図1(a)を参照)と、ニッケルモノシリサイド15を生成する第2の基板温度で熱処理するシリサイド反応工程(図1(a)を参照)とを有する形成方法であり、さらにその積層工程において、積層全体のシリコン原子数に対するニッケル原子数の比率を1以上としたことに特徴がある。

【0022】

(第1実施形態)

図1は、本発明の第1の実施の形態として、シリコン基板上にニッケルモノシリサイドを主成分とするニッケルシリサイド膜を形成する方法を示す断面図である。本発明においてニッケルシリサイド膜15とは、ニッケルモノシリサイドを主成分とするニッケルシリサイド膜のことである。なお、主成分以外の成分としては、シリサイド反応しないで膜中に存在するニッケル原子やシリコン原子、ニ

ツケルダイシリサイド等が挙げられる。特に、ニッケルモノシリサイドが、ニッケルシリサイド膜中に50%以上存在していることが好ましく、80%以上存在していることがより好ましく、90%以上存在していることが最も好ましい。ニッケルモノシリサイドの割合の高いニッケルシリサイド膜ほど、MOSトランジスタのコンタクトとして好ましく使用することができる。本発明において、主成分というときは、ニッケルモノシリサイドが50%以上の割合で存在している場合をいっている。

【0023】

(基板)

シリコン基板11については、単結晶シリコン層でも多結晶シリコン層でも特に限定されないが、その面方位としては、(111)面以外の面、例えば(100)面または(100)の微傾斜面などの面を正面とすることが望ましい。その理由は、(111)面を正面とした場合には、ニッケルダイシリサイドがエピタキシャル成長し易くなるという難点があるからである。

【0024】

シリコン基板11の表面には、イオン注入と活性化熱処理により、ドーパント濃度の高い層が形成されていても構わない。また、基板の最表面に、シリコン・ゲルマニウム混晶層や、多結晶シリコン・ゲルマニウム層が含まれていてもよい。

【0025】

(積層工程)

本発明のニッケルシリサイド膜の形成方法は、先ず、シリコン基板11上にニッケル層12とシリコン層13を交互に積層する。図1(a)においては、シリコン基板11に近い方から、ニッケル層12、シリコン層13、ニッケル層12、…の順でそれぞれ3層ずつ積層している。ニッケル層12とシリコン層13は、それぞれ、ニッケル原子とシリコン原子をスパッタリング法や分子線エピタキシー法等の任意の方法で堆積させることにより形成される。

【0026】

ニッケル層12とシリコン層13を積層するときのシリコン基板11の温度(

本願においては第1の基板温度という。) は、積層したニッケル層12およびシリコン層13がシリサイド反応を起こさない温度に設定される。そうした温度に設定された基板上にニッケル層12とシリコン層13が交互に積層されるので、ニッケル原子とシリコン原子との間でシリサイド反応は起こっておらず、さらに、シリコン層13をアモルファスシリコンの状態で成膜することができる。第1の基板温度は、使用する成膜装置の種類やニッケル層とシリコン層の厚さなどの積層条件によっても適宜修正されるが、その温度範囲としては通常、室温(通常20℃程度)～200℃であることが好ましく、50～100℃であることがより好ましい。なお、温度範囲の下限温度は、主に、基板表面に雰囲気中からの不純物が吸着するのを防ぐという観点から設定される。

【0027】

本発明においては、積層全体のシリコン原子数に対するニッケル原子数の比率が1以上となるように、ニッケル層12とシリコン層13の膜厚が設定される。すなわち、ニッケル層12とシリコン層13の膜厚は、積層全体でのニッケルとシリコンの原子数の比が1:1もしくは1:1よりもニッケルの方が多くなるように設定される。例えば、ニッケルとシリコンの原子量と比重から計算すると、全ニッケル層の厚さに対する全シリコン層の厚さの比の値が1.79のときには、ニッケル原子数とシリコン原子数が1:1となるので、積層全体のシリコン原子数に対するニッケル原子数の比率が1以上となるようにするには、全ニッケル層の厚さに対する全シリコン層の厚さの比の値を1.79以下とするように調整すればよい。

【0028】

ニッケルとシリコンの原子数の比が1:1に調整された積層体は、後述するシリサイド反応工程により、積層したニッケル層中のニッケル原子とシリコン層中のシリコン原子とがちょうど全部反応して、均一で結晶性のよいニッケルモノシリサイドを主成分とするニッケルシリサイド膜が形成される。

【0029】

また、ニッケルとシリコンの原子数の比が1:1よりもニッケルの方が多くなるように調整された積層体は、ニッケル原子が余るので、そのニッケル原子が基

板に拡散して基板のシリコンと反応することになる。しかし、基板のシリコンと反応するニッケル原子は、積層したシリコン層13と反応しなかったニッケル原子であり、その量はわずかであるので、均一で結晶性のよいニッケルモノシリサイドを主成分とするニッケルシリサイド膜が形成される。積層するニッケル層12とシリコン層13の層数と厚さを任意に変えることにより、形成されるニッケルシリサイド膜の厚さも自由に変えることができる。

【0030】

なお、積層したシリコン層13のシリコン原子がニッケル層12のニッケル原子よりも多い場合には、余分のシリコン原子が未反応のまま残ったり、高抵抗のニッケルダイシリサイドができたりして、得られたニッケルシリサイド膜は不均一で結晶性が悪く、抵抗値も高いものとなってしまう。

【0031】

また、積層全体のシリコン原子数に対するニッケル原子数の比をあまり多くしてしまうと、積層したシリコン層のシリコン原子と反応しない余分なニッケル原子が基板のシリコンと反応することになるので、シリコンの消費量をできるだけ少なくするという本発明の目的のためには、シリコン原子数に対するニッケル原子数の比をあまり多くしないことが望ましい。

【0032】

シリコン原子数に対するニッケル原子数の比の好ましい範囲として、例えば、シリコン基板上に厚さ10nmのニッケルシリサイド膜を形成する場合を考える。ニッケルモノシリサイドを主成分とするニッケルシリサイド膜の消費ファクター、すなわち、形成されたニッケルシリサイド膜の膜厚aとシリサイド反応で消費されるシリコンの膜厚bとの比(b/a)は約0.82であることから、図4に示した態様の従来方法では約8nmの厚さの基板シリコンが消費されることになる。これに対して、図1に示した本実施態様の場合、積層したニッケル層中のニッケル原子とシリコン層中のシリコン原子がすべて反応してニッケルモノシリサイドになったとした場合の基板シリコンの消費量については、Ni原子数:Si原子数=2:1の時に約4nmの厚さの基板シリコンが消費され(図1(b)の符号bを参照)、Ni:Si=4:1の時に約6nmの厚さの基板シリコンが

消費され、Ni : Si = 5 : 1 では約 7 nm の厚さの基板シリコンが消費されることになる。したがって、図 4 に示した態様の従来方法よりも少なくとも 25% 以上の改善効果を期待するならば、積層するニッケルとシリコンの原子数の比は、4 以下であることが望ましい。

【0033】

また、図 2 (a) に示すように、基板の最表面にシリコン・ゲルマニウム混晶層 34 や多結晶シリコン・ゲルマニウム層が含まれる場合には、その基板上に積層したニッケル層中のニッケル原子の一部が、基板のシリコンと反応するような条件にしてニッケルモノシリサイドを形成することが好ましい。こうした条件としては、上述したようなシリコン基板上にニッケルシリサイド膜を形成する場合と同様に、消費ファクターを考慮し、積層全体のシリコン原子数に対するニッケル原子数の比を 1 ~ 4 程度の範囲にすることが望ましい。

【0034】

ニッケル層中のニッケル原子の一部と基板のシリコンとを反応させることにより、基板の単結晶シリコンの結晶性を、形成されるニッケルモノシリサイドの結晶性に反映させることができる。そのため、より結晶性のよいニッケルモノシリサイド膜を得ることができる。また、下地がシリコン層やシリコン・ゲルマニウム層である場合には、その下地中のシリコンを消費することにより、接触抵抗の低減を図ることができる。こうした効果をもたらすためには、ニッケルとシリコンの原子数の比を 1 : 1 よりもニッケルの方が多くなるようにすることが望ましい。すなわち、ニッケルとシリコンの原子数の比は 1 よりも大きく、4 以下であることが好ましい。

【0035】

また、MOSトランジスタ等においては、集積化の向上に伴いますますソース・ドレイン層が浅くなることが要求されるが、このような場合には、ニッケルとシリコンの原子数の比は 4 以下であることが好ましい。また、消費ファクターを 0.61 とする必要があれば、ニッケルとシリコンの原子数の比を 3 以下とすればよく、消費ファクターを 0.41 とする必要があれば、ニッケルとシリコンの原子数の比を 2 以下とすればよい。また、将来のさらなる集積化を考えれば、ニ

ニッケルとシリコンの原子数の比を2以下とすることが最も好ましい。

【0036】

また、こうした積層工程においては、シリコン層各層のシリコン原子数に対するニッケル層各層のニッケル原子数の比が、積層全体でのシリコン原子数に対するニッケル原子数の比と等しくなるように積層させることが好ましい。ここでいう各層の原子数比を積層全体の原子数比と等しくするとは、例えば、積層した一のニッケル層の原子数と一のシリコン層の原子数との比が、多層に積層された積層全体のニッケル原子数とシリコン原子数との比と等しくすることである。こうした構成にすることにより、後述するシリサイド化反応におけるニッケルの拡散が積層体の各部において均一に行われ、均質なニッケルモノシリサイドが生成し易くなる。その結果、抵抗値の低いニッケルモノシリサイドを安定して形成することができる。

【0037】

本発明においては、積層体中のニッケル原子とシリコン原子が上述した関係を有することが重要でありその範囲内で成膜されるが、実際に成膜される各ニッケル層やシリコン層の厚さは、通常2～10nmの範囲である。ニッケルをシリコン中にすばやく拡散させてシリサイド反応を起こり易くさせるためにはできるだけ薄くすることが望ましいが、ニッケル層が薄いとニッケルダイシリサイドができ易くなること、また、積層回数が多いと工程に時間がかかってしまうことなどの観点から、上記のような厚さの範囲に設定されることが望ましい。また、各層の積層回数は、最終的に得られるニッケルシリサイド膜の厚さを考慮して設定されるが、通常は10～30nmのニッケルシリサイド膜の厚さとなるように、前記の各層の厚さを考慮して積層回数が設定される。

【0038】

(シリサイド反応工程)

本発明のニッケルシリサイド膜の形成方法は、上述したように積層された積層体を、ニッケルモノシリサイドが生成する第2の基板温度で熱処理することにより達成され、図1(b)に示すように、ニッケルモノシリサイドを主として含むニッケルシリサイド膜15が得られる。

【0039】

熱処理方法としては、通常の炉によるアニールやラピッドサーマルアニール（RTA）等の任意の方法を用いることができる。第2の基板温度は、ニッケルモノシリサイドが安定して生成する温度であれば任意の温度が選択される。第2の基板温度は、熱処理の方法によっても適宜修正されるが、その温度範囲としては通常300～750℃であることが好ましく、350～500℃であることがより好ましい。第2の基板温度が750℃を超えると、抵抗値の高いニッケルダイシリサイドを主成分とする膜になってしまう。また第2の基板温度が300℃未満では、十分にニッケルモノシリサイドを生成することができないことがある。

【0040】

熱処理時の雰囲気としては、真空雰囲気または任意のガス雰囲気例えば窒素等のガス雰囲気であればよいが、積層したニッケル層とシリコン層が酸化しないように酸素をできるだけ含まない雰囲気であることが望ましい。また熱処理時間は、積層全体の厚さや熱処理の方法、熱処理温度により設定されるが、通常の炉による熱処理では5～60分、RTAの場合には10～120秒である。

【0041】

ニッケルモノシリサイドは、上記の熱処理を施すことにより、ニッケル層12中のニッケル原子がシリコン層13に拡散してシリコン原子と反応して生成する。このとき、基板11に一番近いニッケル層12の一部のニッケル原子はシリコン基板11へも拡散するが、そのシリコン基板11が単結晶であるのに対して、ニッケル層12に接する上部シリコン層13はアモルファスシリコンであるので、ニッケル原子は上部のアモルファスシリコン中に優先的に拡散してニッケルモノシリサイドが形成される。

【0042】

また、ニッケルとシリコンの原子数の比を1:1よりもニッケルの方が多くなるように積層体を形成しておくことにより、シリコン層13のシリコン原子がすべてニッケルモノシリサイドとなってもニッケル原子が余ることになる。余ったニッケル原子は、シリコン基板11へと拡散して基板のシリコンと反応してニッケルモノシリサイドを形成する。

【0043】

したがって、本実施形態では、図1（b）に示すように、形成されたニッケルモノシリサイドを主成分として含むニッケルシリサイド膜の膜厚aに対して、反応に消費されたシリコン基板11の膜厚bを非常に小さくすることができる。こうして得られたニッケルシリサイド膜15は、均一で結晶性の良いものとなった。

【0044】

また、本実施形態において、ニッケル層とシリコン層の積層順序を逆にして、基板に一番近い層をシリコン層とし、その上に順次ニッケル層、シリコン層、…、と積層させることができる。このようにすると、ニッケル層のニッケル原子は、シリコン基板へ達する前に必ずアモルファスシリコン層を通過することになり、ニッケルとシリコンの原子数の比がちょうど1:1の場合でもニッケルモノシリサイドを安定して形成することができる。この場合には、シリコン基板のシリコン消費量をゼロとすることができるが、ニッケルとシリコンの原子数の比を1:1よりもニッケルの方が多くなるように積層体を形成し、ニッケル原子の一部がシリコン基板のシリコンと反応するような条件でニッケルモノシリサイドからなるニッケルシリサイド膜を形成した方が、基板の単結晶シリコンの結晶性が、形成されたニッケルモノシリサイドの結晶性に反映されるため、より結晶性の良いニッケルシリサイド膜が得られる。なお、ニッケルシリサイドが形成される基板面の結晶配向については既に述べたが、方位面として(100)面または(100)面の微傾斜面であることが好ましい。

【0045】

(第2実施形態)

図2は、第2の実施形態を説明する断面図である。第2の実施形態は、本発明のニッケルシリサイド膜の形成方法において、基板として、シリコン基板31の表面にシリコン・ゲルマニウム混晶層34が形成されたものを適用した例である。

【0046】

図2(a)に示すように、先ず、第1の実施形態と同様の方法により、シリコ

ン・ゲルマニウム混晶層34の上にニッケル層32とシリコン層33を、シリサイド反応を起こさない第1の基板温度の下で交互に積層する。この第2の実施形態においても、ニッケル層32とシリコン層33とを堆積するときの第1の基板温度を、シリサイド反応を起こさない室温（通常20℃程度）～200℃の範囲内の温度にする。その結果、シリコン層33がアモルファスシリコンとなり、堆積時においては、ニッケルとシリコンおよび基板のシリコン・ゲルマニウム混晶の反応が起こらない。また、第1の実施形態と同様に、ニッケル層32とシリコン層33の膜厚は、ニッケルとシリコンの原子数の比が1:1もしくは1:1よりもニッケルの方が多くなるようにすることが好ましく、ニッケル層32とシリコン層33の厚さと層数は、形成しようとするニッケルシリサイド膜35の膜厚により変えることができる。

【0047】

次に、ニッケルモノシリサイドを主に形成する第2の基板温度で熱処理することにより、図2（b）に示すように、ニッケルモノシリサイドを主成分とするニッケルシリサイド膜35を得ることができる。このとき、ニッケル層32中の一部のニッケル原子はシリコン・ゲルマニウム混晶層34へ拡散して反応するので、ニッケルモノシリサイドを主成分とするニッケルシリサイド膜35とシリコン・ゲルマニウム混晶層34との間に、抵抗値の高いニッケルジャーマノシリサイド（Ni_{1-x}Ge_x）層36ができる。したがって、この態様によれば、シリコン・ゲルマニウム混晶とニッケルを反応させた場合よりも低い抵抗値の膜が得られるという効果もあり、MOSトランジスタにおいてシリコン・ゲルマニウム混晶をソース・ドレイン領域に用いたり、ゲート電極を多結晶シリコン・ゲルマニウムで形成したりする場合にも、トランジスタ特性を向上させることができる。

【0048】

なお、熱処理をする第2の基板温度は、ニッケルモノシリサイドが良好に生成し、かつニッケルダイシリサイド反応が起きないように、300～750℃の温度範囲、好ましくは350～500℃の温度範囲で熱処理されることが好ましい。

【0049】

従来のニッケルだけを堆積して熱処理する方法では、形成された膜はすべてニッケルジャーマノシリサイドとなり、またニッケルジャーマノシリサイド層とシリコン・ゲルマニウム混晶層の界面にゲルマニウムが析出して欠陥を作りやすい。しかし、本実施形態では、ニッケル原子がアモルファスシリコン層へ拡散しやすい性質により、形成されるニッケルジャーマノシリサイド層を非常に薄くすることができる。例えば、Ni原子数：Si原子数=2：1の条件で積層して10nmのニッケルシリサイド膜を形成する場合には、ニッケルジャーマノシリサイド層を4nm程度に薄くすることができる。ニッケルジャーマノシリサイドは、ゲルマニウム濃度が高くなるに従い、抵抗値も高くなるので、この実施形態で形成した膜は、従来のニッケルだけを堆積して熱処理する方法で形成した場合よりも、低い抵抗値を得ることができる。また熱処理の際に、ニッケルジャーマノシリサイド層中のゲルマニウム原子の拡散も起こるので、ニッケルジャーマノシリサイド層中のゲルマニウム濃度が低くなり、より低抵抗になるという効果もある。

【0050】

また、本実施形態において、ニッケル層とシリコン層の積層順序を逆にして、基板に一番近い層をシリコン層とすることもできることは、第1実施形態の場合と同様である。

【0051】

なお、本実施形態では、シリコン基板の表面にシリコン・ゲルマニウム混晶層が形成されている場合に本発明のニッケルシリサイド膜の形成方法を適用する場合を示したが、本発明は、シリコン基板の表面に形成されている層が多結晶の場合でも適用可能である。なぜならば、ニッケル層と交互に積層するシリコン層は、アモルファス状態であり、ニッケル原子は多結晶中よりもアモルファス中の方が拡散しやすいからである。したがって、本発明によれば、基板の表面が、多結晶シリコンや多結晶シリコン・ゲルマニウムである場合にも、基板のシリコンやシリコン・ゲルマニウムの消費を少なくて、十分な厚さを持ったニッケルモノシリサイド層を形成することができる。

【0052】

また、上述した第1および第2の実施形態において、基板は通常のシリコン基板だけでなく、シリコン オン インシュレータ (SOI) 基板やシリコン・ゲルマニウム オン インシュレータ(SGOI)基板でも良い。この場合には、薄いSOI層やSGOI層にMOSトランジスタを形成する場合に、ニッケルモノシリサイドを主成分とするニッケルシリサイド膜が埋め込み酸化膜層まで達してMOSトランジスタの特性が劣化するという現象を防ぐことができる。

【0053】

(第3実施形態)

図3は、本発明の第3実施形態として、本発明をMOSトランジスタのソース・ドレインおよびゲート電極とのコンタクトに適用した例を示している。図3(a)は、コンタクトを形成する前のMOSトランジスタの断面図である。シリコン基板41上に素子分離領域42、ゲート絶縁膜43、ソース・ドレイン領域44、ゲート電極45、およびゲート側壁46が形成されている。

【0054】

まず、図3(b)に示すように、全面にレジストを塗布した後にマスクを用いた露光とエッチングを行ない、素子分離領域とゲート側壁の上にのみレジスト47を残す。次に、図3(c)に示すように、第1実施形態および第2実施形態と同様に、ニッケル層48とシリコン層49を交互に堆積する。この時、通常のスパッタリング法や分子線エピタキシー法などの方法により、基板全面にニッケルとシリコンの積層構造が形成される。

【0055】

次に、第1実施形態および第2実施形態と同様の熱処理を行なうことにより、図3(d)に示すように、ニッケルシリサイド膜410が形成される。次に、レジストに対して選択性を持つエッチング液により、ゲート側壁および素子分離領域上に形成されたニッケルシリサイド膜を、レジストとともに除去し、図3(e)に示すようなソース・ドレイン領域とゲート電極にニッケルシリサイドコンタクトを形成したMOSトランジスタが得られる。

【0056】

このようにして形成したMOSトランジスタは、十分な厚さを持ったニッケル

シリサイド膜のコンタクトが形成されているので、コンタクトの抵抗を低くすることができ、トランジスタの性能が向上する。また、ソース・ドレイン領域のシリコンがあまり消費されずにシリサイド層が形成されているので、ソース・ドレイン領域のp-nジャンクションとシリサイド層の距離が十分離れており、ジャンクションリークによる劣化も少ない。

【0057】

【実施例】

以下、実施例により本発明を更に具体的に説明する。

【0058】

製膜装置として分子線エピタキシー(MBE)装置を用い、シリコンの(100)単結晶基板上に、第1の基板温度50℃で、先ずニッケル層を形成した後、シリコン層、ニッケル層の順に交互にそれぞれ5層積層した。その後、同じMBE装置を用いた真空雰囲気内で、第2の基板温度400℃・30分間の熱処理を行なってシリサイド反応を行った。表1は、ニッケル層の厚さとシリコン層の厚さを変化させたときのそれぞれの膜厚と、熱処理後に得られたニッケルシリサイド膜のシート抵抗値とを示している。なお、上述したように、NiとSiの原子量と比重から計算すると、全Si厚/全Ni厚が1.79のときにちょうどNi原子数とSi原子数が1:1となる。

【0059】

【表1】

試料	Ni層の厚さ (nm)	Si層の厚さ (nm)	積層回数 (回)	熱処理温度 (°C)	シート抵抗値 (Ω/sq.)
A	2	5	5	400	38
B	2	2.5	5	400	9.7
C	2	2	5	400	9.5

*) Ω/sq. = Ω/cm²

【0060】

表1に示したように、試料AではNi層の厚さが2nmでSi層の厚さが5nmであるので、Si厚/Ni厚=2.5となり、原子数で比較するとSi原子のほうがNi原子よりも過剰になっている。この場合には、良好なニッケルモノシ

リサイドを有するニッケルシリサイド膜ができておらず、シート抵抗値が高いニッケルダイシリサイドを有するニッケルシリサイド膜が形成された。

【0061】

これに対して、試料Bでは、Ni層の厚さが2nmでSi層の厚さが2.5nmであるので、Si厚/Ni厚=1.25となり、原子数で比較するとNi原子の方がSi原子よりも過剰になっている。また、試料Cにおいても、Ni層の厚さが2nmでSi層の厚さが2nmであるので、Si厚/Ni厚=1となり、原子数で比較するとNi原子の方がSi原子よりも過剰になっている。これらの場合には、抵抗値の低い良好なニッケルモノシリサイドが生成されるので、低いシート抵抗値が得られた。また、試料Bおよび試料Cのニッケルシリサイド膜を測定し、その膜厚と表1のシート抵抗値とから抵抗率を計算した結果、約14~17 $\mu\Omega\text{cm}$ となった。この抵抗率の結果からも、良好なニッケルモノシリサイドからなるニッケルシリサイド膜が形成されていることが確認された。さらに、X線回折測定や透過電子顕微鏡観察による評価結果からも、試料Bと試料Cは良好なニッケルモノシリサイド膜が形成されていることが確認された。

【0062】

本実施例において、例えば試料Cでは、ニッケルモノシリサイドからなるニッケルシリサイド膜の厚さは透過電子顕微鏡での観察結果から約18nmであった。このとき、消費ファクター：0.82を用いて計算すると、試料Cでは、約15nmの膜厚に相当するシリコン原子が消費されることになる。試料Cにおいて、堆積したシリコン層の厚さはトータルで10nmであり、このシリコン原子がすべて反応してニッケルモノシリサイドになると想定されるので、シリサイド反応に消費されたシリコン原子のうち、シリコン基板のシリコンに由来するものは、5nmの厚さに相当する。したがって、本実施例では、従来よりも基板シリコンの消費量を少なくして、ニッケルモノシリサイドからなる十分な厚さのニッケルシリサイド膜を形成できることが確認できた。

【0063】

こうした結果は、今後の最先端のCMOSにおけるより一層の薄膜化に対応することを可能にさせる。すなわち、最先端のCMOSでは、コンタクト形成領域

のソース・ドレインの深さが20nm程度となることが予測されている。しかしながら、従来のニッケルとシリコン基板のみとを反応させる方法では、トランジスタ特性を劣化させないために、シリサイド反応の際に消費されるシリコン基板の厚さをソース・ドレインの深さの半分以下すなわち10nm以下にしなければならず、そのため、ニッケルモノシリサイドの厚さもニッケルモノシリサイドの消費ファクターが約0.82であることから12nm以下となってしまう。従って、ジャンクションリーキ特性を低下させないで低抵抗化できるための十分に厚いニッケルモノシリサイドからなるニッケルシリサイド膜を生成することが困難であった。しかしながら、この実施例における試料Cおよび試料Bにおいては、上述したように、ニッケルモノシリサイドからなる十分な厚さのニッケルシリサイド膜を形成できるので、最先端のCMOSにも十分に対応でき、その効果が期待できる。

【0064】

【発明の効果】

以上説明したように、本発明によれば、基板のシリコン原子の消費量が少なく、なおかつ十分な厚さを持った低抵抗のニッケルシリサイド膜の形成方法を提供することができ、これによりMOSトランジスタの高性能化が図れる。

【0065】

また、本発明を基板表面がシリコン・ゲルマニウム混晶層および多結晶シリコン・ゲルマニウム層である場合に適用すれば、基板のシリコン原子およびゲルマニウム原子の消費量が少ないだけでなく、従来のニッケルだけを堆積して反応させる場合よりも低抵抗の膜を得ることができる。

【0066】

また、本発明をSOI基板およびSGOI基板に適用することにより、ニッケルシリサイド膜が埋め込み酸化膜層まで達してMOSトランジスタの特性が劣化するという現象を防ぐことができる。

【図面の簡単な説明】

【図1】

本発明の第1実施形態を示す断面図である。

【図2】

本発明の第2実施形態を示す断面図である。

【図3】

本発明の第3実施形態を示す断面図である。

【図4】

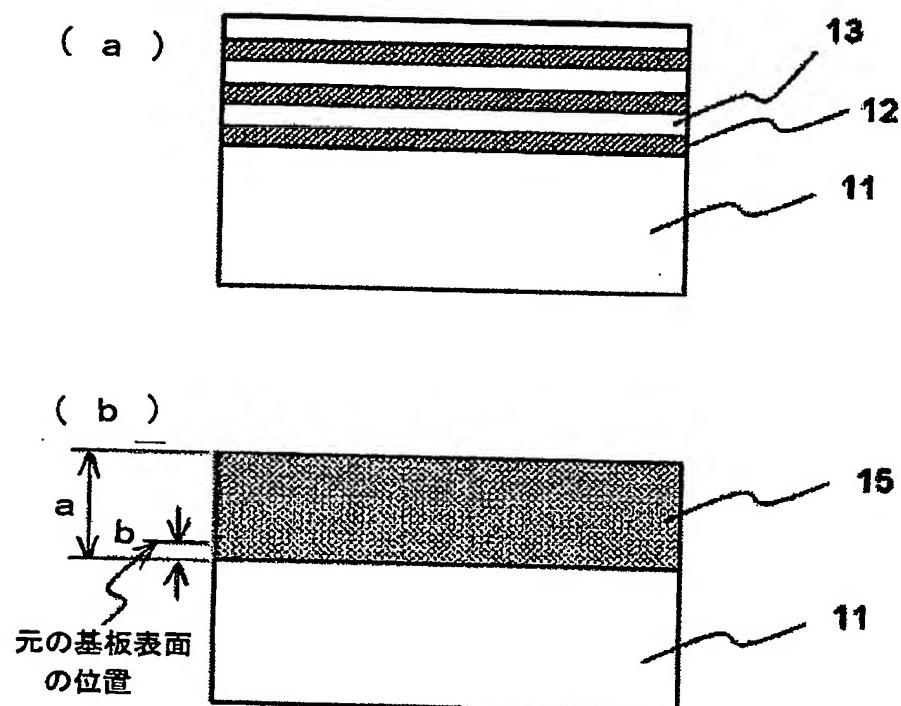
従来の金属シリサイドの形成方法を示す断面図である。

【符号の説明】

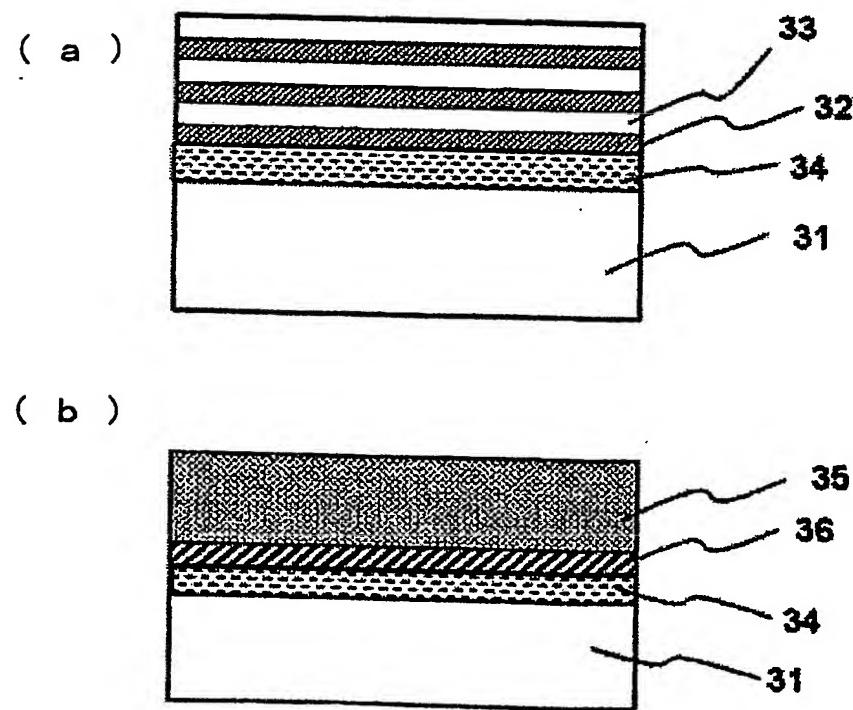
- 11、31、41、51 シリコン基板
- 12、32、48 ニッケル層
- 13、33、49 シリコン層
- 34 シリコン・ゲルマニウム混晶層
- 15、35、410 ニッケルシリサイド膜
- 36 ニッケルジヤーマノシリサイド層
- 42 素子分離領域
- 43 ゲート絶縁膜
- 44 ソース・ドレイン領域
- 45 ゲート電極
- 46 ゲート側壁
- 47 レジスト
- 52 金属膜
- 55 金属シリサイド膜
- 57 ドーパント濃度を高くした領域

【書類名】 図面

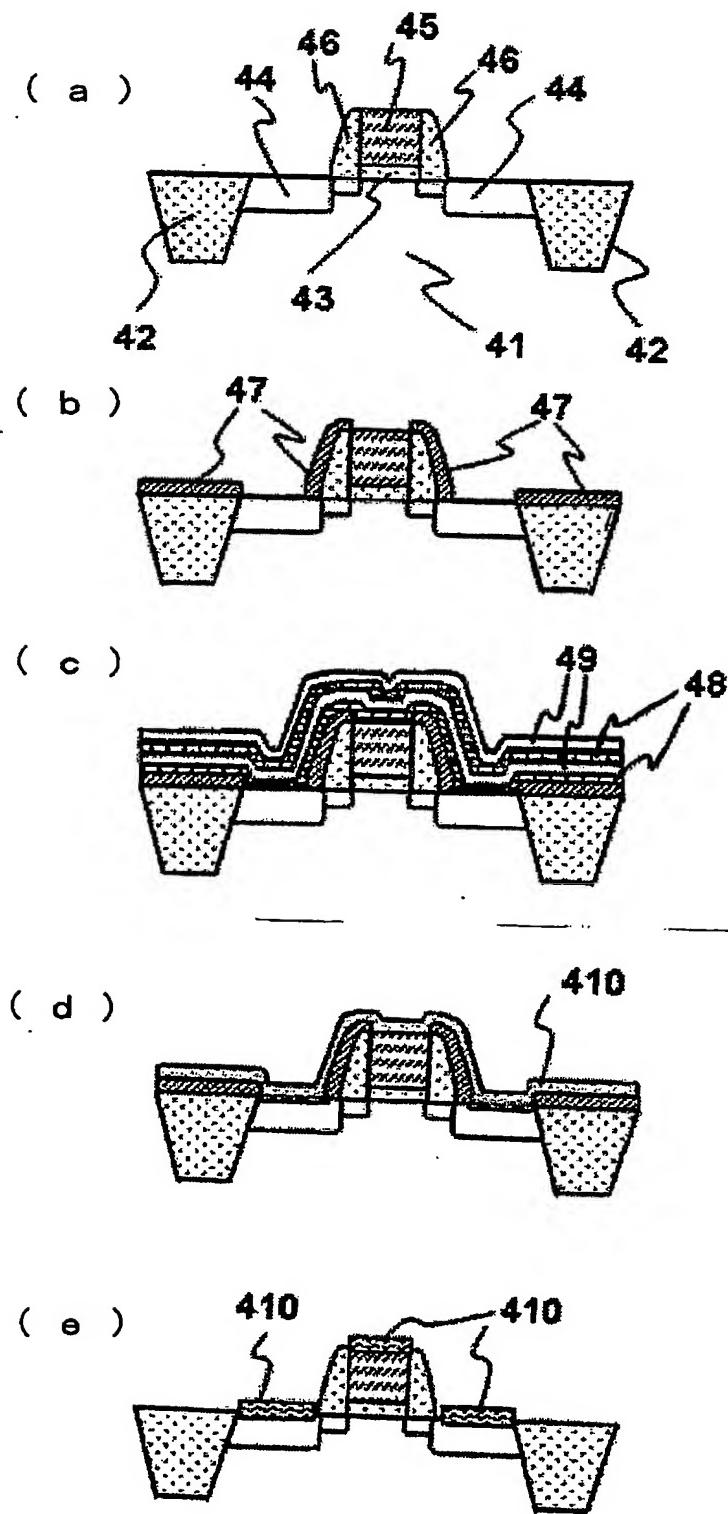
【図1】



【図2】

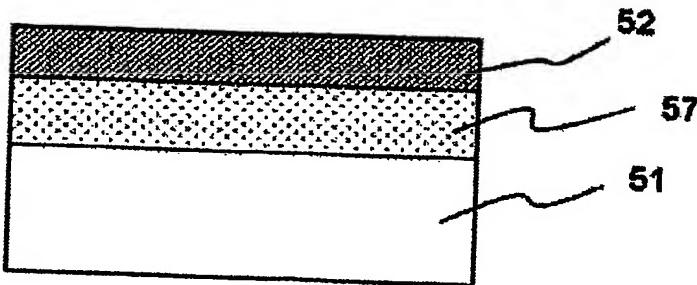


【図 3】

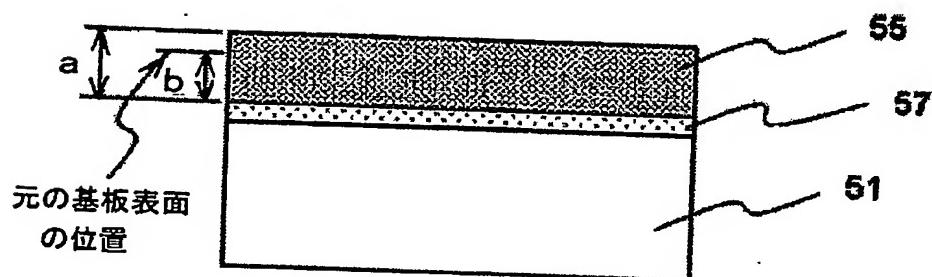


【図4】

(a)



(b)



【書類名】 要約書

【要約】

【課題】 基板シリコン中のシリコン原子の消費量をできるだけ少なくして、なおかつ十分な厚さをもった低抵抗のニッケルシリサイド膜を形成する方法を提供する。

【解決手段】 基板11上にシリサイド反応を起こさない第1の基板温度で少なくとも各1層よりなるニッケル層12とシリコン層13を交互に積層する積層工程と、ニッケルモノシリサイドを生成する第2の基板温度で熱処理するシリサイド反応工程とを有するニッケルシリサイド膜15の形成方法であって、積層工程において、積層全体のシリコン原子数に対するニッケル原子数の比率を1以上とすることにより、上記課題を解決した。

【選択図】 図1

特願 2003-031110

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 東京都港区芝五丁目7番1号
氏 名 日本電気株式会社